

# テクニカルノート

## DDR2 READ 割り込み

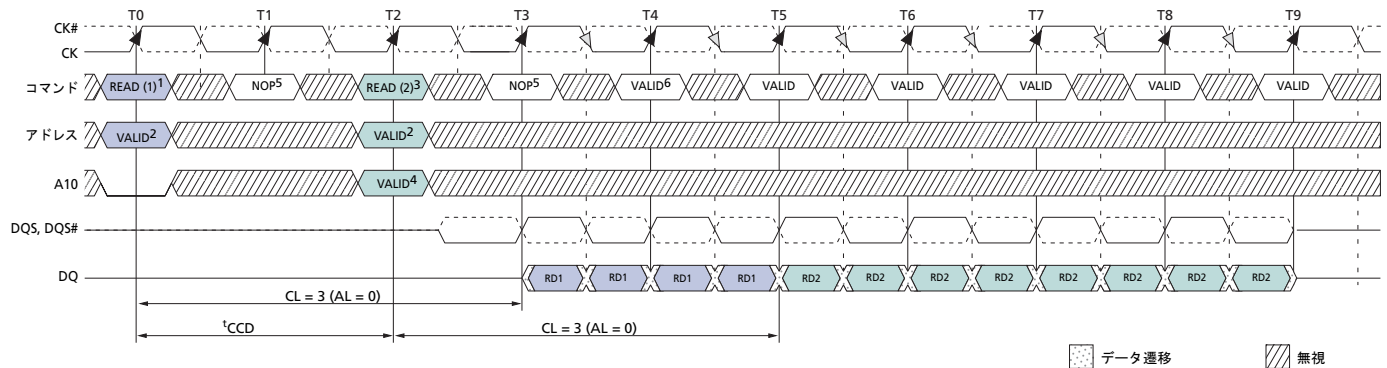
### はじめに

より高いクロック周波数での動作を可能にするために、DDR2 SDRAM では、DDR SDRAM で採用されている  $2n$  プリフェッチではなく  $4n$  プリフェッチを採用しています。その結果、バースト長 (BL)4 または 8 の READ コマンドのみがサポートされ、4 ビット境界の READ 割り込みのみが許可されます。このテクニカルノートでは、READ コマンドによる READ 割り込みの正しい実行方法について説明します。

### READ コマンドによる READ 割り込み

DDR2 SDRAM の仕様では、BL = 4 動作を使用する READ バーストに割り込んだりそれを切り詰めたりすることは許されていません。BL = 4 の READ コマンドが登録されると、READ バーストサイクルを完了しなければなりません。一方、BL = 8 動作を使用する READ (自動プリチャージは無効) は、4 ビット境界で割り込みが発生する場合に限り、任意のバンクへの別の READ コマンドによって割り込んだり切り詰めたりすることができます。すなわち、READ バースト割り込みは、2 ページの図 1 に示すように前の READ コマンドの後の  $2 \times t_{\text{CK}}^{\text{tCCD}}$  ちょうどに発生する必要があります。この制限は、DDR2 SDRAM の  $4n$  プリフェッチアーキテクチャによるもので、2 ビット境界で割り込むことを許している DDR SDRAM の  $2n$  プリフェッチアーキテクチャとは対比的です。この制限に違反すると、データが失われたりデータが破壊されたりする場合があります。BL = 8 の READ バーストは、READ または AUTO PRECHARGE コマンドを伴う READ だけが割り込むことができます。

図 1 : READ コマンドによる READ 割り込み



- 注 : 1. パースト長 = 8 である必要があり、自動プリチャージは無効 (A10 = Low) になっている必要があります。
2. READ コマンドは、任意の有効なバンクおよび行アドレスに対して発行できます (T0 および T2 での READ コマンドは同じバンクでも異なるバンクでもかまいません)。
3. 割り込みを行う READ コマンドは、前の READ コマンドから正確に  $2 \times t_{CK}$  のときに発行する必要があります。
4. 自動プリチャージは、割り込みを行う READ コマンドによって有効 (A10 = HIGH) または無効 (A10 = LOW) にすることができます。
5. NOP または COMMAND INHIBIT コマンドは有効です。PRECHARGE コマンドは、T0 および T2 での READ で使用されたバンクに対して発行できません。
6. T0 での READ の最も早い READ-to-PRECHARGE ( $t_{RTP}$ ) のタイミングは  $t_{RTP} = AL + BL/2$  で、BL は切り詰められたパーストの BL ではなくモードレジスタで指定された 8 です。
7. この例では、AL = 0、CL = 3、BL = 8 を使用し、標準  $t_{AC}$  および標準  $t_{DSDQ}$  を使用して示してあります。



8000 S. Federal Way, P.O. Box 6, Boise, ID 83707-0006、電話番号 : 3-3436-5666  
 prodmktg@micron.com www.micron.com お客様お問い合わせ先 : 800-932-4992  
 Micron、M ロゴ、および Micron ロゴは Micron Technology, Inc. の商標です。  
 他のすべての商標は各所有者に帰属します。